

SISTEMI DIGITALI DI CONTROLLO

Prof. Alessandro De Luca

DIS, Università di Roma “La Sapienza”

deluca@dis.uniroma1.it

Lucidi tratti dal libro

C. Bonivento, C. Melchiorri, R. Zanasi: “Sistemi di Controllo Digitale”

Capitolo 1: Introduzione

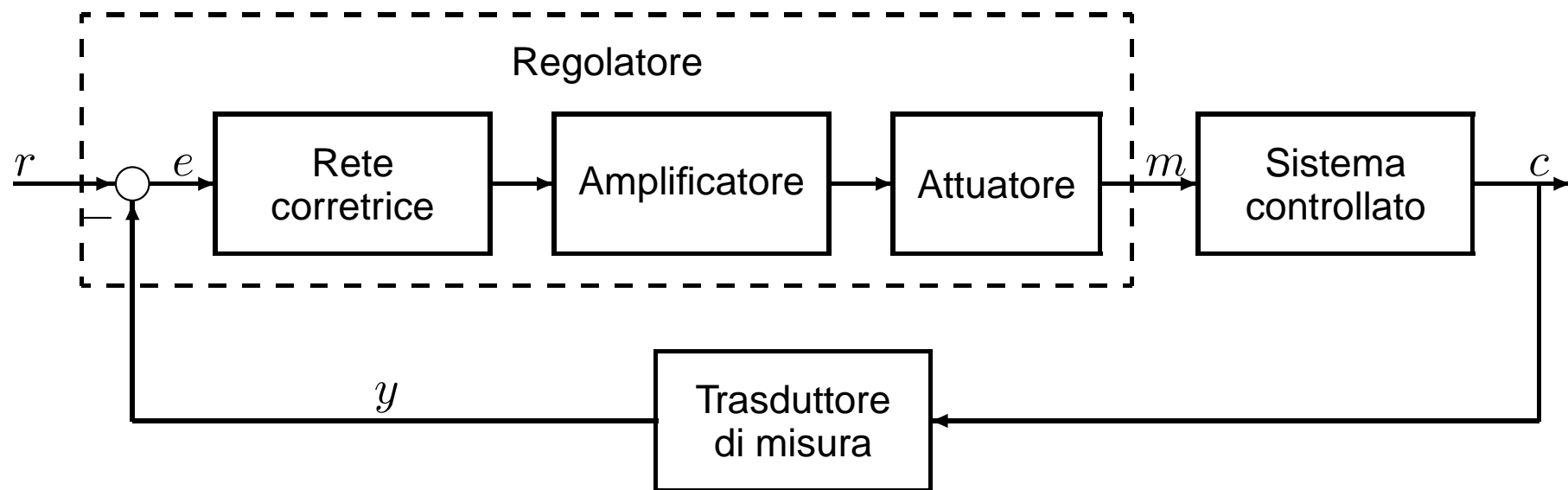
Si ringraziano gli autori

PROCESSO: Un insieme di operazioni o di trasformazioni che devono avvenire in sequenza opportuna in un impianto o in un sistema fisico

CONTROLLO DEI PROCESSI: Insieme di metodologie, tecniche e tecnologie per la conduzione automatica di impianti (industriali e non), spesso con struttura gerarchica

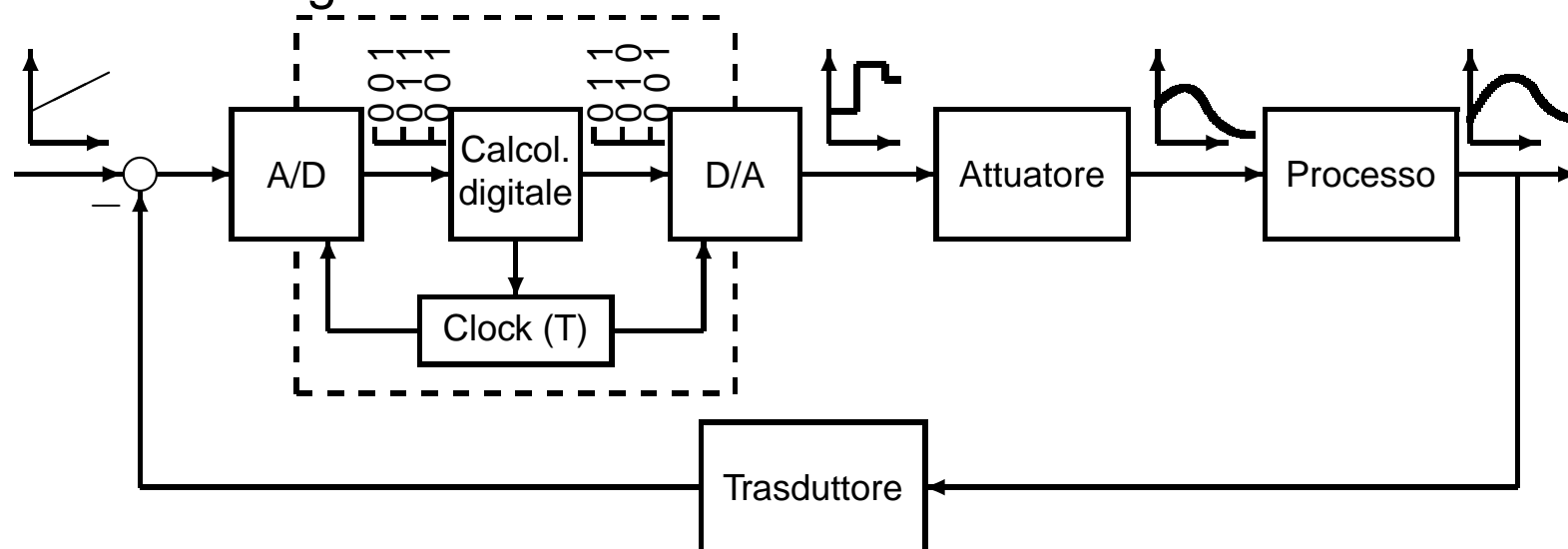
SISTEMI DI CONTROLLO DIGITALE: Sistemi di controllo in retroazione in cui è presente un calcolatore digitale e quindi una elaborazione a tempo discreto della legge di controllo

SISTEMA DI CONTROLLO ANALOGICO:

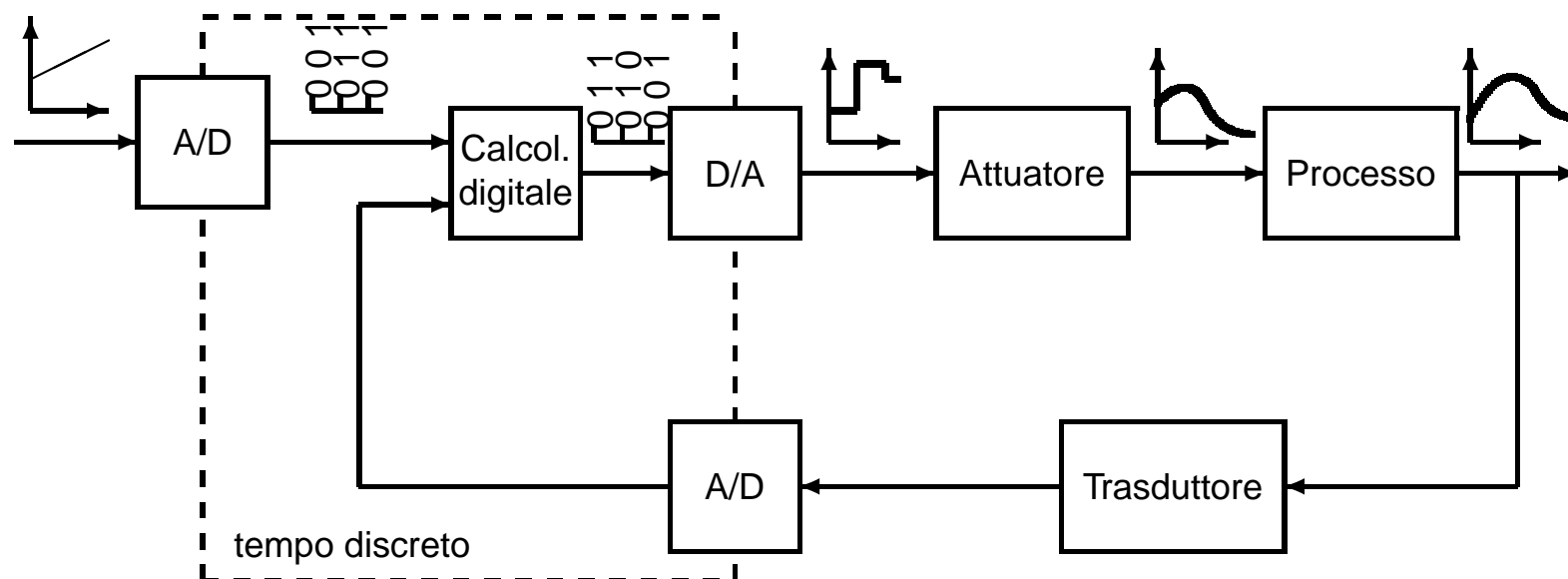


Schemi tipici di un sistema di controllo digitale

Campionamento del segnale errore:



Campionamento del segnale retroazionato:

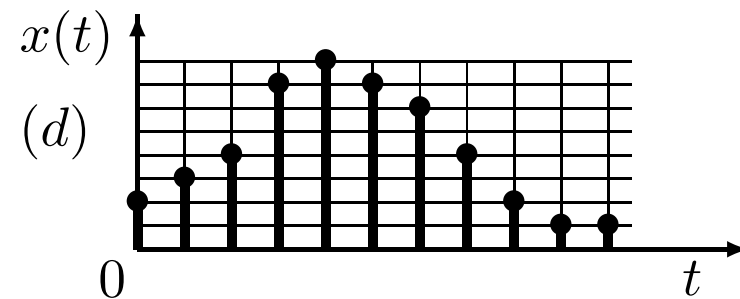
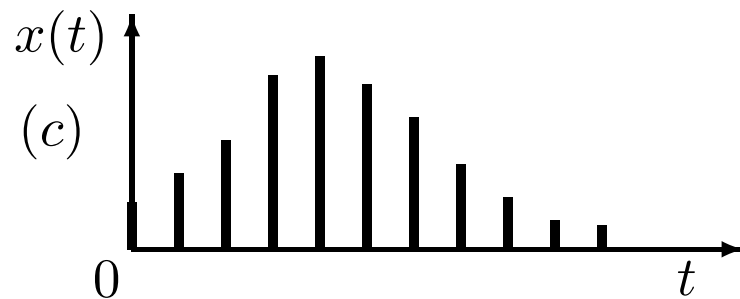
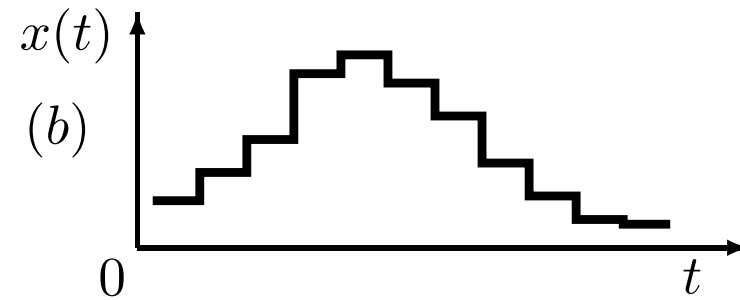
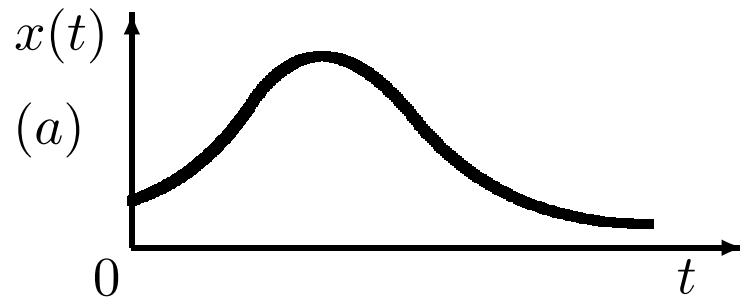


Controllo digitale vs. Controllo analogico

- + Maggiore capacità e precisione di elaborazione
 - algoritmi di controllo più sofisticati
- + Maggiore flessibilità
 - è sufficiente modificare il software per adattare il sistema a nuove esigenze
- + Maggiore affidabilità e ripetibilità
 - non sono presenti fenomeni di usura, deriva termica, ecc.
- + Maggiore trasmissibilità dei segnali
 - segnali digitali molto meno sensibili ai disturbi rispetto a quelli analogici
- Progettazione più difficile e articolata
 - competenze anche nel campo della programmazione e dell'interfacciamento
- Stabilizzabilità più precaria
 - discontinuità nella trasmissione, **ritardi**, importanza del periodo di campionamento
- Possibilità di arresti non previsti
 - il software può non aver previsto tutte le possibili situazioni di errore
- Necessità di utilizzare energia elettrica

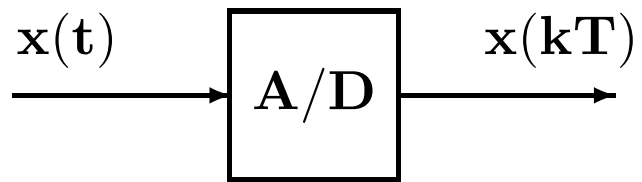
Segnali di interesse

(a) Analogico di tipo continuo; b) Continuo quantizzato; c) Dati campionati; d) Digitale

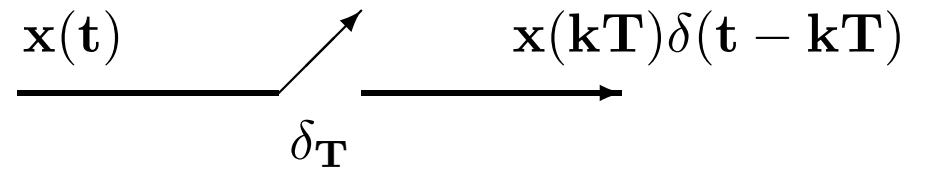
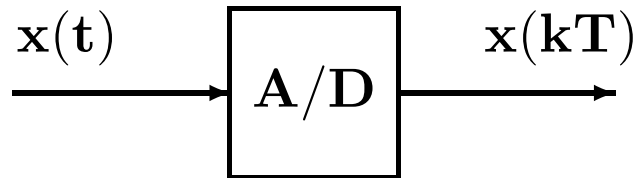


Dispositivi di interfaccia – 1

A/D, convertitore Analogico/Digitale:

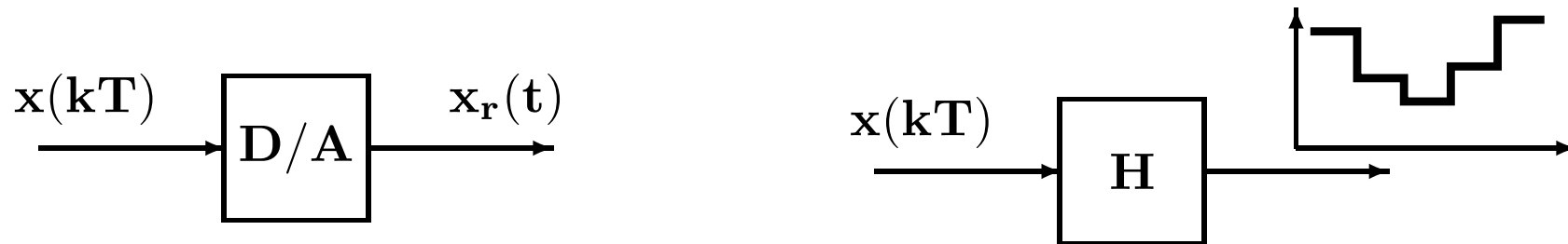


Campionamento ad impulsi di Dirac:

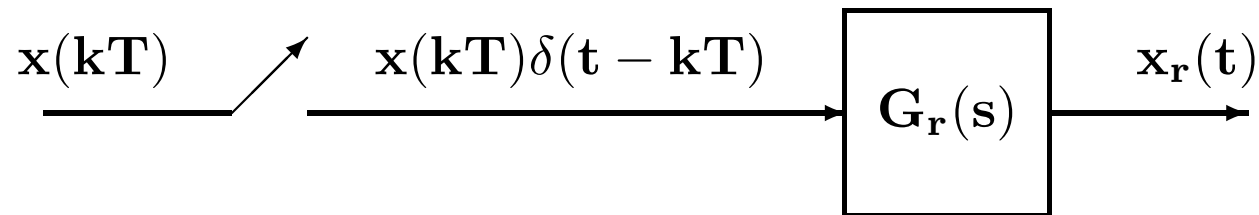


Dispositivi di interfaccia – 2

D/A, convertitore Digitale/Analogico



Modello:



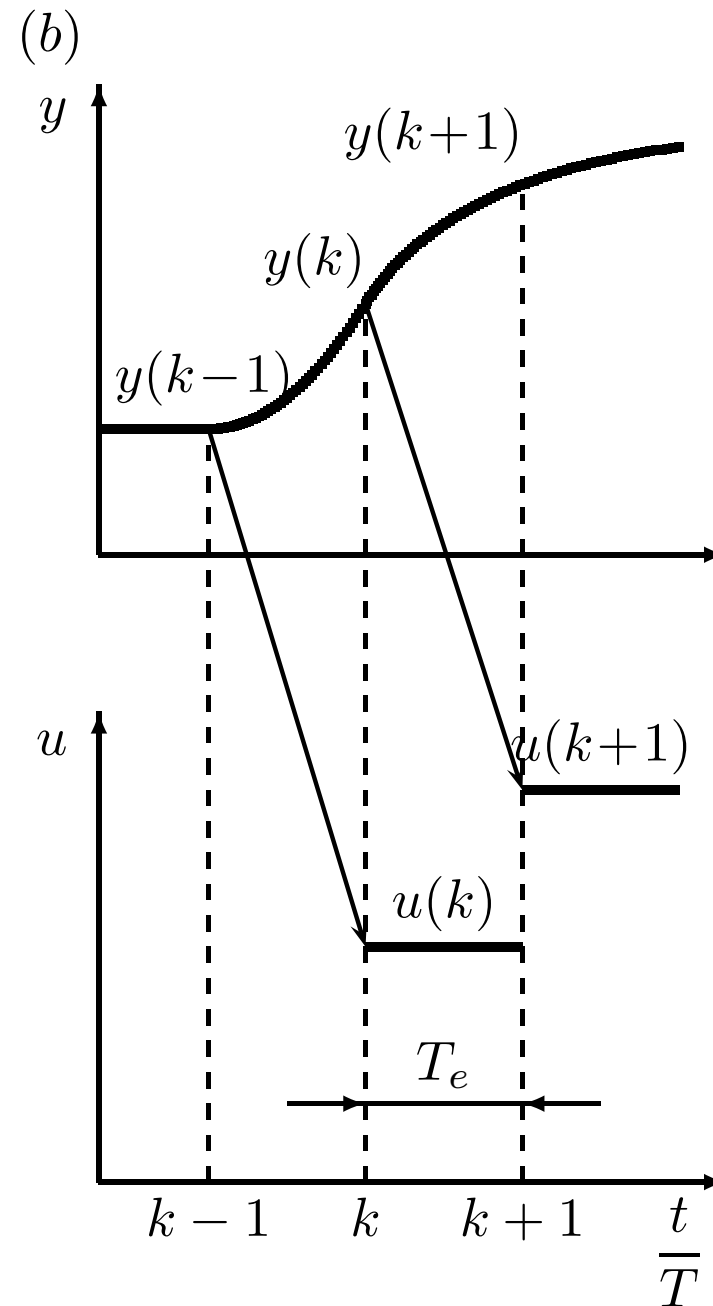
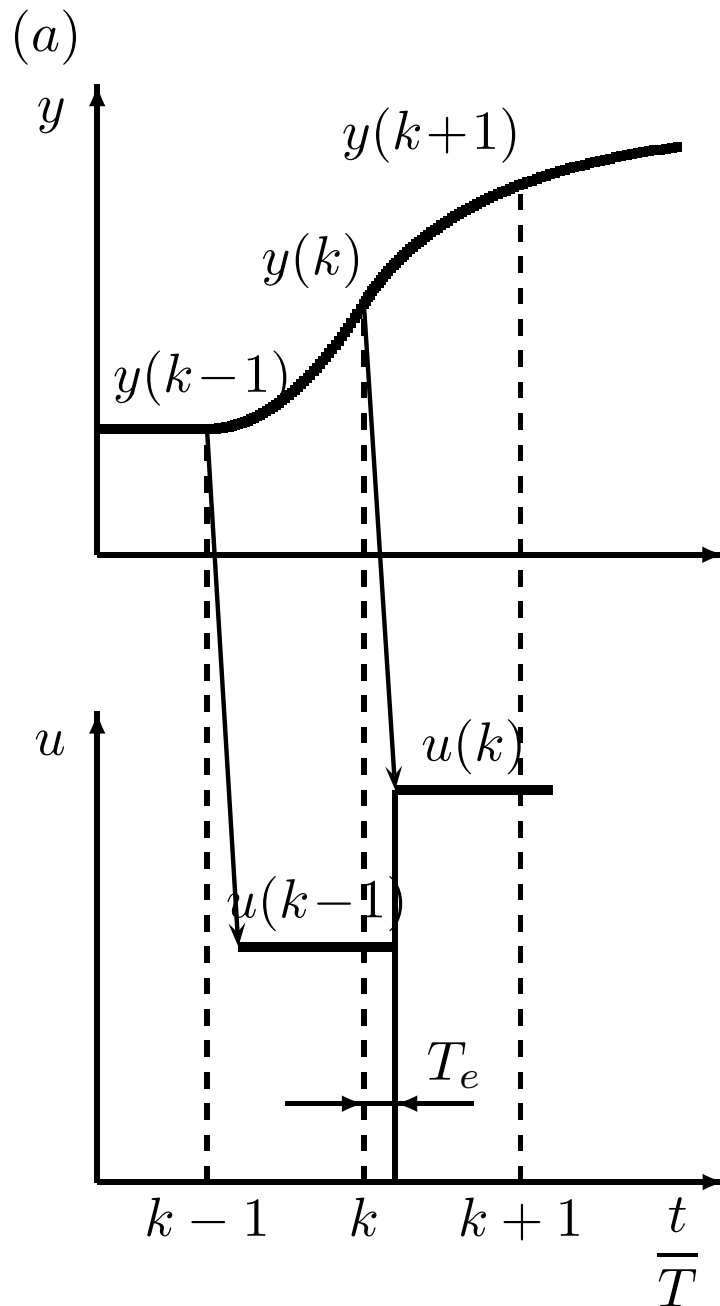
Caso dell'organo di tenuta di ordine zero (Zero-Order Hold):

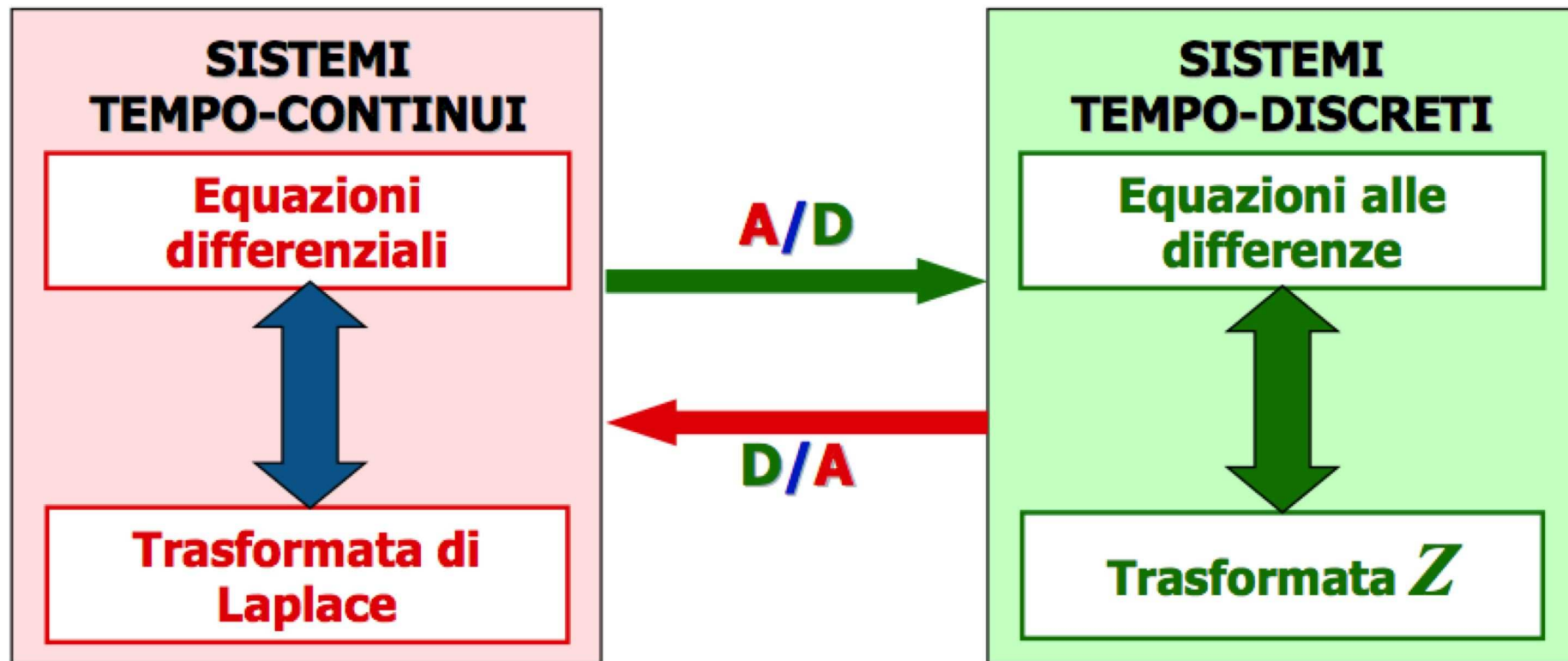
$$G_r(s) = \frac{1 - e^{-sT}}{s}$$

ANELLO DI CONTROLLO DIGITALE

- ⇒ Parte tempo continua: processo/impianto
- ⇒ Parte tempo discreta: sistema di controllo
- ⇒ Campionamento regolare di periodo T
- ⇒ Trasformata Zeta

Tempo di elaborazione e sincronizzazione





- modellistica
- analisi
- progetto del controllore

- strumenti matematici di analisi dei sistemi lineari a tempo discreto
 - trasformata Zeta
- principi del campionamento e della ricostruzione di segnali
- funzione di trasferimento, risposta armonica, stabilità (con i relativi criteri) per sistemi a tempo discreto
- specifiche di progetto dei controllori digitali
- metodi indiretti di progetto
 - progetto per discretizzazione di un controllore a tempo continuo
- metodi diretti
 - progetto nel piano w
 - progetto mediante il luogo delle radici
 - progetto con metodi analitici: assegnazione poli/zeri, tempo di risposta finito, con risposta piatta (deadbeat)
- regolatori PID digitali
- problemi realizzativi dei sistemi di controllo digitale

- Secondo semestre
 - Martedì 2 Marzo - Martedì 1 Giugno, 2010
- Corsi di laurea (citati solo quelli dell'ultimo ordinamento)
 - Laurea in Ingegneria Informatica e Automatica (BIAR)
 - Laurea Magistrale in Ingegneria dei Sistemi (MSIR)
- Crediti: 6
- 48 ore di lezione, 75 di studio individuale
- Orari
 - Lunedì 14:00-15:30 e 15:40-17:20 (aula A3; DIS, Via Ariosto 25)
 - Martedì 15:40-17:20 (aula A3; DIS, Via Ariosto 25)
- Ricevimento
 - Mercoledì 10:30-12:00 c/o A-210, DIS, 2 piano a sinistra (o per appuntamento via email)
- Email: deluca@dis.uniroma1.it
- URL docente: <http://www.dis.uniroma1.it/~deluca>
- URL corso: <http://www.dis.uniroma1.it/~deluca/contrdig.html>